

应用笔记

Application Note

AN1181

G32A14xx

低功耗调试笔记

版本: **V1.0**

1 引言

本文详细阐述 G32A14xx 系列车规级 MCU 低功耗系统架构，芯片电源模式描述，硬件、软件考虑事项与实战经验等，提供了用例示例，并展示了这些情况下的电流测量结果。

目录

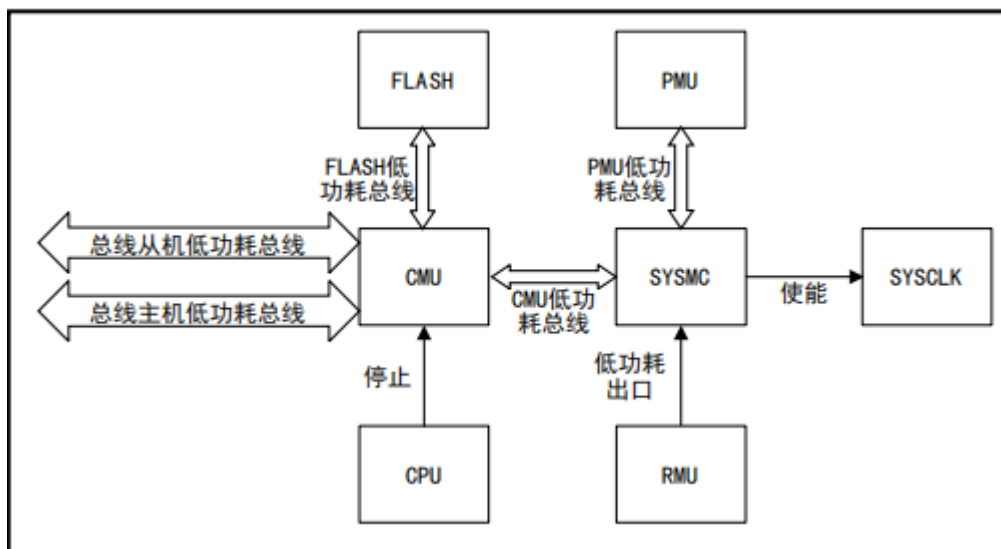
1 引言	1
2 低功耗系统架构	3
3 芯片电源模式描述	4
3.1 CPU 工作模式	4
3.2 可用电源模式的模块功能.....	4
3.3 电源模式状态转换.....	7
3.4 电时钟与有效唤醒源.....	8
4 硬件、软件考虑事项与实战经验.....	9
4.1 硬件考虑事项.....	9
4.2 软件考虑事项.....	9
4.3 实战经验.....	9
5 电源模式用例.....	11
5.1 硬件准备	11
5.2 软件准备	11
5.3 测试过程.....	11
6 版本历史	13

2 低功耗系统架构

G32A14xx 低功耗系统主要由 PMU 电源管理单元、CMU 时钟管理单元、SYSMC 系统模式控制单元等组成。

- **PMU 电源管理单元：**电源是一个系统稳定运行的基础，工作电压为 2.7~5.5V，PMU 内置一个电压调节器、LVD（低电压检测）系统和上电复位（POR）。
- **CMU 时钟管理单元：**整个系统的时钟源有：SYSOSC、HSI、LSI、LPO 和 SYSPLL。关于时钟源的特性，请参考数据手册的“电气特性”中的相关章节。
- **SYSMC 系统模式控制单元：**SYSMC 负责使系统进入/退出所有低功耗模式。具体而言，SYSMC 监视用于电源模式之间触发转换的事件，并在所有低功耗模式下，对系统电源、时钟和存储器进行同步控制，以达到实现该模式的功耗和功能的目的。SYSMC 可在极低功耗模式下工作。

图 1 低功耗系统组成



3 芯片电源模式描述

3.1 CPU 工作模式

CPU 模式主要有运行、睡眠、深度睡眠三种工作模式。电源模式的运行模式包含高速运行模式（HSR）、运行模式（RUN）、极低功耗运行模式（VLPR）；电源模式的睡眠模式包含停止模式（STOP1、STOP2）、极低功耗停止模式（VLPS）。

表 1 电源模式

电源模式	功能描述
停止模式（STOP）	关闭内核时钟。STOP 模式包含 STOP1 和 STOP2。在 STOP1 中，同时关闭系统时钟和总线时钟。在 STOP2 中，启动总线时钟，而关闭系统时钟。
极低功耗停止模式（VLPS）	关闭内核时钟。当支持外设的所有停止确认信号都有效后，关闭系统时钟和总线时钟。
极低功耗运行模式（VLPR）	内核时钟、系统时钟、总线时钟和 FLASH 时钟的最大频率在该模式下受到限制。
运行模式（RUN）	MCU 可以在全速运行下工作，并且内部电源完全稳定，也就是说在运行调节模式下工作。
高速运行模式（HSR）	与 RUN 模式相比，MCU 可以在更快的频率运行下工作，并且内部电源完全稳定。

注：在模式转换过程中，系统时钟发送改变，建议停止所有外设的通信。

3.2 可用电源模式的模块功能

表 2 术语全称、缩写描述

中文全称	英文全称	英文缩写	描述
全部功能	Full functionality	FF	在 VLPR 模式中，系统频率是有限的。
异步操作	Async operation	ASYNCO	如果所选时钟源保持使能状态，则具有备用时钟源的全部功能。
禁止	Disable	D	禁止时钟源和模块。
电源	Power	P	内存需要维持供电才能保留内容。
唤醒	Wake-up	AWUP	模块可作为 MCU 的唤醒源。
工作模式	Operation mode	-	分为低功耗模式/全性能模式。内存在低功耗模式下仍需要维持供电才能保留内容。

表 3 写描述可用电源模式的模块功能

模块		停止模式	VLPS 模式 ¹	VLPR 模式	HSR 模式	运行模式
内核	NVIC	D		FF		
系统	SYSMC/PMU	FF				
	调压器	使能	LPM		FPM	

模块		停止模式	VLPS 模式 ¹	VLPR 模式	HSR 模式	运行模式
	LVD/LVR	使能	禁止 LVD/使能 LVR		使能	
	Brown-out 检测	FF				
	DMA	ASYNCO		FF		
	看门狗	STOP1 为异步操作（需设置 STOPEN 位），STOP2 为 FF	异步操作（需设置 STOPEN 位），异步唤醒	FF 仅能选择 LPOCLK 和 LSICLK 作为时钟源	FF	
	EWDT	STOP1 为静态，STOP2 为 FF	D		FF	
时钟	128KHz LPO	FF				
	PLL	FF	D ²		FF	
	HSICLK					
	SYSOSC					
	LSICLK	FF				
	SCG	所有时钟源都可用	仅 LSICLK 时钟源可以		所有时钟源都可用	
	FLASH 时钟	FLASH 时钟禁止 STOP1，使能 STOP2	D	f _{FLASHCLK} (VLPR) ³ LSICLK 作为时钟源	f _{FLASHCLK} (HSR) ³	f _{FLASHCLK} (RUN) ³
	内核时钟	D		f _{CORECLK} (VLPR) ³ LSICLK 作为时钟源	f _{CORECLK} (HSR) ³	f _{CORECLK} (RUN) ³
	总线时钟	禁止 STOP1，使能 STOP2	D	f _{BUSCLK} (VLPR) ³ LSICLK 作为时钟源	f _{BUSCLK} (HSR) ³	f _{BUSCLK} (RUN) ³
	系统时钟	D		f _{SYSCLK} (VLPR) ³ LSICLK 作为时钟源	f _{SYSCLK} (HSR) ³	f _{SYSCLK} (RUN) ³
内存和内存接口	SRAM_H 和 SRAM_L	LPM（无读写操作）		LPM（读写操作）	FF	
	FLASH 存储器	LPM（无读取和编程/擦除操作）		只能进行读取操作（最大为 1MHz），任何类型的	只能进行读取操作，任何类型的 FLASH 命令都不可	FF

模块		停止模式	VLPS 模式 ¹	VLPR 模式	HSR 模式	运行模式
				FLASH 命令都不可用，包括用于 CSEc 部件的 CSE 命令	用，包括用于 CSEc 部件的 CSE 命令	
	CFGMemory 作为 EEERAM	LPM（无读写操作）		LPM（读写操作）。只能执行读取操作且没有 FLASH 命令	只能进行读取操作，没有 FLASH 命令	FF
	CFGMemory（CFGRAM 作为传统的 SRAM） LPM（读写操作）			LPM（读写操作）	FF	
	高速缓存控制器					
	ENET	支持通过魔术包远程唤醒 STOP1 和 STOP2	D	FF 仅能选择 LSICLK 作为时钟源	FF	
通信接口	IO	STOP1 为异步操作，STOP2 为 FF	D	FF 仅能选择 LSICLK 作为时钟源		FF
	LPI2C		ASYNCO			
	LPSPi					
	LPUART					
	CAN	CAN0 的 STOP1 和 STOP2 都支持 PN	D			
定时器	PDU	D		FF 仅能选择 LSICLK 作为时钟源	FF	
	CFMTMR					
	LPTMR	STOP1 为异步操作，STOP2 为 FF	ASYNCO			FF
	RTC		FF			
	LPITMR		ASYNCO	FF 仅能选择 LPOCLK 和 LSICLK		

模块		停止模式	VLPS 模式 ¹	VLPR 模式	HSR 模式	运行模式
模拟外设	ADC	禁止 STOP1, STOP2 为 FF	D		FF	
	COMP	低速比较模式 或高速比较模 式在 STOP2 模式下为 FF	仅支持低速比较模式			
安全概述	CRC	禁止 STOP1, 使能 STOP2	D	FF		
人机界面	GPIO/PM	STOP1 为异 步操作, STOP2 为 FF	D ⁴	FF		

注:

- (1) BEN 位在 VLPS/VLPR 模式下必须置 1;
- (2) 在 RUN 模式进行任何模式转换之前, 软件必须禁用该模块;
- (3) 有关数据请查阅数据手册;
- (4) G32A1445 支持通过 GPIO 从 VLPS 模式中异步唤醒。

3.3 电源模式状态转换

任何复位都会将 MCU 返回到 RUN 模式。

表 4 电源模式转换

模式转换	触发方式
RUN 模式转换到 HSR 模式	ALLOWHS=1, RUNCTRL=11
HSR 模式转换到 RUN 模式	复位或 RUNCTRL=00
RUN 模式转换到 VLPS 模式	ALLOWLP=1, STOPCTRL=010, 通过控制内核的系统控制寄存器中的 SLEEPDEEP 设置进入立即睡眠或退出时睡眠模式。
VLPS 模式转换到 RUN 模式	复位或直接从 RUN 模式进入 VLPS 模式和中断
RUN 模式转换到 VLPR 模式	ALLOWLP=1, RUNCTRL=01, 内核时钟频率、系统时钟频率、总线时钟频率和 FLASH 时钟频率以及 SCG 时钟模式在该模式中受到限制。
VLPR 模式转换到 RUN 模式	复位或 RUNCTRL=00

模式转换	触发方式
VLPR 模式转换到 VLPS 模式	STOPCTRL=000 或 STOPCTRL=010, 通过控制内核的系统控制寄存器中的 SLEEPDEEP 设置进入立即睡眠或退出时睡眠模式。
VLPS 模式转换到 VLPR 模式	中断 注: 如果 VLPS 模式是直接由 RUN 模式转换的, 则硬件会强制返回到 RUN 模式, 且不允许转换到 VLPR 模式。
RUN 模式转换到 STOP 模式	RUNCTRL=00, STOPCTRL=000, 通过控制内核的系统控制寄存器中的 SLEEPDEEP 设置进入立即睡眠或退出时睡眠模式。
STOP 模式转换到 RUN 模式	复位或中断

3.4 电源时钟与有效唤醒源

G32A14xx 系列芯片主频取决于工作模式和时钟配置, 上电默认使用 HSI (内部高速时钟) 48MHz, 若需更高频率需通过 SPLL (锁相环) 倍频实现。通常情况下, 主频越高, 则功耗越高, 各模式下的时钟与外设状态如下表所示。

表 5 时钟与唤醒源状态对照表

工作模式	系统时钟状态	有效唤醒源
HSR 高速运行模式	SYSPLL 主锁相环使能, 最高 112MHz, 支持 HSE/HSI 高速时钟	-
RUN 运行模式	支持 HSE(4~40MHz)/HSI(48MHz)时钟, 可配置分频, PLL 可按需开关	-
VLPR 极低功耗运行模式	PLL 硬件强制关闭, 仅保留 LSI(8MHz)/LPO(128kHz)低速时钟	GPIO 外部中断、低功耗外设中断 (RTC、LPTMR、LPITMR、LPUART、LPSPI、LPI2C 对应中断)
STOP 停止模式	关闭主系统时钟, 仅保留 LPO 128kHz 基础时钟, 总线时钟可配置开关	外部 IO 中断、RTC 闹钟/周期唤醒、LPTMR 定时唤醒
VLPS 极低功耗停止模式	仅保留 LPO 128kHz 唤醒时钟, 所有其他时钟域全部关闭	RTC 周期/闹钟唤醒、LPTMR 定时唤醒、LPITMR 定时唤醒、LPUART 唤醒

4 硬件、软件考虑事项与实战经验

为了降低 MCU 功耗，可以遵循以下一些提示：

4.1 硬件考虑事项

应用中所有未使用的引脚（尤其是模拟功能）应遵循一些建议，以消除可能的电流消耗增加：

- ADC 引脚应接地。

4.2 软件考虑事项

为了节省功耗，大多数模块时钟可以通过配置 PCC 模块中外设控制寄存器的 CGC 字段来关闭。这些字段在任何复位后都会被清除，从而禁用相应模块的外设时钟。确保在关闭时钟之前禁用模块。

多个外设支持外设休眠模式。在此模式下，可以使用寄存器字段在外设持续处于低功耗模式期间禁用它。

4.3 实战经验

（1）宏观系统级策略（架构与逻辑优化）

低功耗设计不仅是硬件配置，更是系统架构和软件逻辑的整体协同。

- 电源与供电管理：在规格内采用最低工作电压；采用多域分区供电；外围电路（传感器/运放等）增加受控开关管，不用即断电；移除无用的外部上下拉电阻以减少静态漏电。
- 时钟系统控制（功耗影响最大）：业务允许下尽量降主频；空闲时切换至内部 RC 或低速晶振，停用高速晶振；彻底关断闲置总线/外设的时钟门控；支持高/低负载动态调频。
- 工作模式选择：根据业务需求精准选择休眠深度（Idle 停 CPU、Stop 停主时钟、VLPS/PowerDown 仅留唤醒源）；采用“分时唤醒”策略，定时间歇工作。
- 软件运行逻辑：任务集中执行以缩短活跃时间；严禁 while(1) 空轮询，全面改用“中断+休眠”机制；精简代码指令，关闭不必要的浮点运算和硬件加速单元。

（2）中观硬件与外设控制（细节与漏电流管控）

外设和引脚是极易产生“暗电流”和漏电流的重灾区，需精细化管理。

- GPIO 引脚优化（极易忽略）：
 - ✧ 闲置 IO：统一设为输入高阻或根据外部电路输出固定电平（高/低），严禁浮空；关闭内部上下拉，禁用模拟/比较器/ADC 功能；减少引脚电平翻转频率。
 - ✧ 唤醒源 IO：需与外部电路匹配。外部上拉+下降沿唤醒 → 内部设为输入上拉；外部下拉+上升沿唤醒 → 内部设为输入下拉。

- 外设与总线管控：
 - ✧ 不用即关：ADC、UART、SPI 等外设不用时彻底断电/关时钟；降低通信波特率和采样率。
 - ✧ 精简冗余：关闭看门狗、蜂鸣器，LED 指示灯尽量少亮/短时亮；量产时关闭 JTAG/SWD 调试口及多余中断。
- 存储与总线优化：数据尽量放 RAM 以降低 Flash 访问频率；低功耗场景下关闭 Flash 预读和缓存；关闭未使用的 AHB/APB 冗余总线时钟。

（3）微观标准操作流程（进入低功耗的 SOP）

进入低功耗模式前必须严格执行以下代码步骤（前提：硬件供电正常）：

- 系统保活：喂一次看门狗，防止进入休眠期间发生复位。
- 中断与标志清理（关键）：
 - ✧ 禁止所有非唤醒源的外设中断和 NVIC 中断。
 - ✧ 彻底清除已使能模块的中断标志位，以及 NVIC 中处于 pending 状态的标志（防止进入失败）。
- 外设与时 clock 关闭：关闭所有非唤醒源的外设模块及其时钟。
- GPIO 状态配置：
 - ✧ 禁用未使用及非唤醒源 IO 的复用功能，配置为安全的固定电平或高阻态。
 - ✧ 正确配置唤醒源 IO 的内外上下拉状态。
- 休眠配置：设置目标低功耗模式（如 VLPS）和唤醒源。（注：必须在 WFI 指令前配置，防止 MCU 变砖）。
- 全局中断与最终清理：使能 IRQ 全局中断，再次清除所有的 IRQ 标志位。
- 执行休眠：执行进入低功耗指令（如 WFI / WFE）。

（4）实战避坑与经验总结

- 防“变砖”死机：执行 WFI 指令前必须配置好唤醒源，否则 MCU 进入深度睡眠（如 VLPS）后将无法唤醒，导致系统“变砖”。
- 防“秒醒”与进入失败：进入休眠前必须清除所有残留的中断标志（尤其是 NVIC 的 Pending 状态），并关闭非唤醒源中断。否则 MCU 会刚进入休眠就被立刻唤醒，导致功耗居高不下。
- 严格处理 IO 状态（如存在浮空引脚），功耗会大幅超标。必须对所有 IO 进行严格的软件状态配置。

排查方法论：当功耗不达标时，不要盲目改代码，应严格按照上述“SOP 步骤”逐步排查，重点用万用表/示波器抓取：未关断的外设时钟、浮空的 GPIO 引脚、以及未清除的中断标志位。

5 电源模式用例

5.1 硬件准备

- G32A1445 EVAL 评估板×1
- J-Link 烧录器（带 Type-B to A USB 线、FC-20P 双头线/2.54MM 间距）×1
- MINI USB 数据线×1
- 万用表
- 杜邦线若干
- 电脑×1

5.2 软件准备

- G32A1xxx_SDK_x.x.x
- Keil MDK 开发环境及 G32A 系列支持包
- SEGGER - J-Link Vx.xx
- 串口助手

5.3 测试过程

- (1) 打开相应的 Keil MDK 工程，修改，编译，下载到评估板：
“G32A1xxx_SDK_x.x.x\Examples\G32A1445\POWER\Power_SwitchMode\Project\MDK\Power_SwitchMode.uvprojx”，在 main.c 文件将点亮 LED 的语句（调用 LED_On() 函数）注释掉，在 STOP 和 VLPS 模式下，为了进一步降低功耗，配置 SLOWCLK 作为时钟输出，关闭不使用外设的时钟，编译，下载到 G32A1445 EVAL 评估板，并断开 J-Link 烧录器与评估板的连接。
- (2) 为了进一步降低外围硬件电路对功耗的影响，G32A1445 EVAL 评估板硬件修改如下：
 - ①取掉 LIN_RX 引脚上的上拉电阻 R17
 - ②取掉电位器 RV1
 - ③取掉按键上拉电阻 R22、R29、R11
 - ④取掉 RGB 灯串联电阻 R26、R27、R28
 - ⑤取掉 SWD 烧录口上拉电阻 R3、R4、R5
- (3) 设备连接：断开 G32A1445 EVAL 评估板上标号 J12 的跳线帽连接，万用表红表笔接 J12 的 VDD，万用表黑表笔接 J12 的 V_MCU，标号 J13 通过跳线帽控制 VDD 连接 5V

或 3.3V，万用表调至 mA 挡，MINI USB 数据线连接评估板和电脑，电脑打开串口助手，配置串口参数后打开相应的端口。

- (4) 通过串口助手发送字符 1~6，对应进入电源模式：HSRUN、RUN、VLPR、STOP1、STOP2、VLPS，发完相应指令后，在 VDD 供电+3.3V 时，需要断开 J9、J10 的跳线帽连接，然后观察、记录万用表的电流读数即为相应模式下的功耗（EVAL 板）。测试进入 VLPS 模式的串口打印如下图 2 所示，测试的功耗如下表 6 所示：

图 2 低功耗系统组成

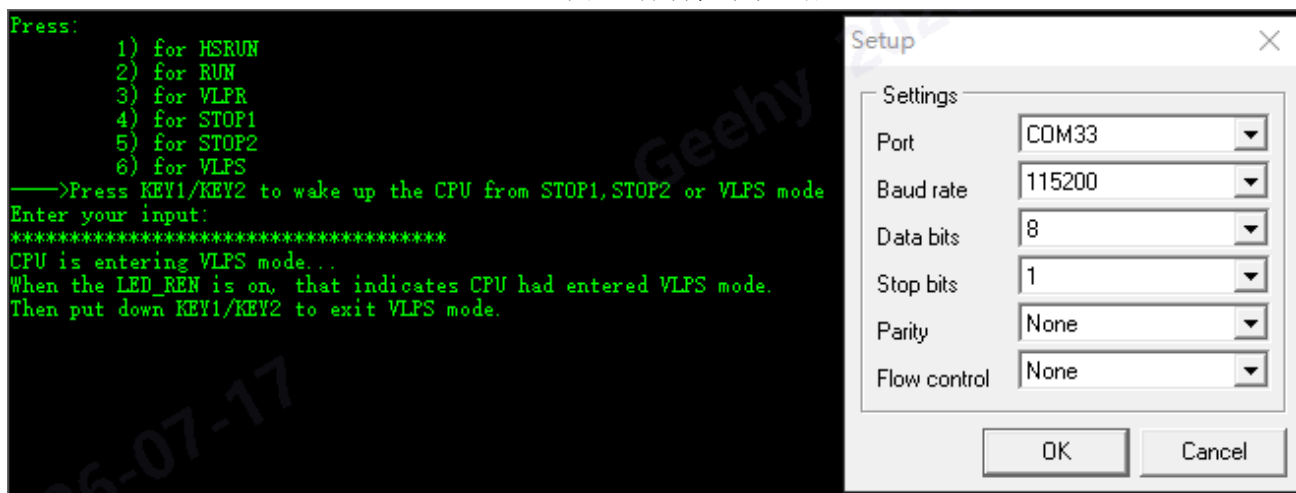


表 6 常温（25℃）下，G32A1445 EVAL 板 VDD 供电+5V/+3.3V 在不同电源模式下功耗对比

VDD 供电/V	电源模式	HSRUN	RUN	VLPR	STOP1	STOP2	VLPS
+5.0	功耗/mA	21.893	14.451	1.197	6.247	6.531	0.049
+3.3		22.06	14.668	1.201	6.343	6.634	0.05

- (5) 实验结束：断开所有连接，并恢复 G32A1445 EVAL 评估板原有跳线帽、硬件的连接。

6 版本历史

表格 7 文件版本历史

日期	版本	变更历史
2026.07	1.0	新建

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，也不应被视为极海对第三方产品、服务或知识产权提供任何形式的保证，包括但不限于任何第三方知识产权的非侵权保证，除非极海在销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等国有有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及/或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（**as is**）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

极海产品并非设计、授权或担保适合用于军事、生命保障系统、污染控制或有害物质管理系统中的关键部件，亦非设计、授权或担保适合用于在产品失效或故障时可导致人员受伤、死亡、财产或环境损害的应用。

如果产品未标明“汽车级”，则表示不适用于汽车应用。如果用户对产品的应用超出极海提供的规格、应用领域、规范，极海不承担任何责任。

用户应该确保对产品的应用符合相应标准以及功能安全、信息安全、环境标准等要求。用户对极海产品的选择和使用负全部的责任。对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册

及产品的任何第三方均不承担损害赔偿 responsibility，包括任何一般、特殊因使用或无法使用本手册及产品而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失），这涵盖了可能导致的人身安全、财产或环境损害等情况，对于这些损害极海概不承担责任。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2026 珠海极海半导体有限公司 – 保留所有权利